

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-41586

(43) 公開日 平成10年(1998)2月13日

(51) Int.Cl.⁶
H 01 S 3/18
H 01 L 33/00

識別記号 庁内整理番号

F I
H 01 S 3/18
H 01 L 33/00

技術表示箇所
C

審査請求 未請求 請求項の数11 FD (全 9 頁)

(21) 出願番号

特願平8-208780

(22) 出願日

平成8年(1996)7月19日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 河合 弘治

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

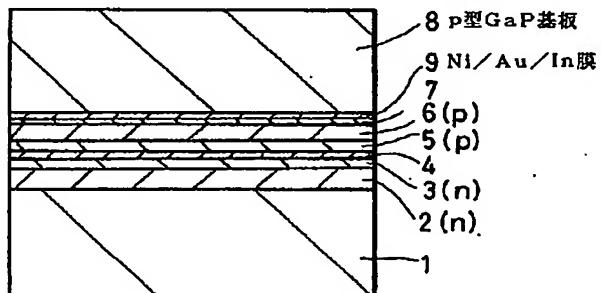
(74) 代理人 弁理士 杉浦 正知

(54) 【発明の名称】 半導体発光素子の光放出端面の形成方法

(57) 【要約】

【課題】 SiC基板などの高価な基板を用いることなく、窒化物系II-V族化合物半導体を用いた半導体発光素子の光放出端面を劈開により形成することができ、電極取り出しを上下両面から行うことができ、半導体発光素子の動作にも支障を生じない光放出端面の形成方法を提供する。

【解決手段】 C面サファイア基板1上にGaN系半導体層を多層に積層してレーザ構造を形成した後、その上にNi/Au膜7を形成する。(100)面方位のp型GaN基板8上にNi/Au膜7およびNi/Au/In膜9を形成する。Ni/Au膜7およびNi/Au/In膜9を介してC面サファイア基板1上のGaN系半導体層とp型GaN基板8とを接合する。その際、p型GaN基板8の劈開容易方向とGaN系半導体層の劈開容易方向とを一致させる。接合後、C面サファイア基板1を除去し、p型GaN基板8をその劈開容易方向に沿って劈開することによりGaN系半導体層を劈開して共振器端面、すなわち光放出端面を形成する。



【特許請求の範囲】

【請求項1】 窒化物系Ⅲ-V族化合物半導体を用いた半導体発光素子の光放出端面の形成方法において、半導体発光素子を構成する窒化物系Ⅲ-V族化合物半導体層をその一方の主面上に成長させた第1の基板の上記窒化物系Ⅲ-V族化合物半導体層を、導電性中間層を介して、劈開性を有する第2の基板の一方の主面と接合し、その際に記載第2の基板の劈開容易方向と上記窒化物系Ⅲ-V族化合物半導体層の劈開容易方向とがほぼ一致するように上記第1の基板と上記第2の基板とを相互に位置合わせする工程と、
上記第1の基板をその他方の主面側から除去または薄くする工程と、
上記第2の基板をその劈開容易方向に沿って劈開することにより上記窒化物系Ⅲ-V族化合物半導体層を劈開して光放出端面を形成する工程とを有することを特徴とする半導体発光素子の光放出端面の形成方法。

【請求項2】 上記第2の基板はS₁、GeまたはIn-I-V族化合物半導体からなる単結晶基板であることを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項3】 上記第2の基板は導電性を有することを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項4】 上記導電性中間層は金属膜からなることを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項5】 上記導電性中間層は上記窒化物系Ⅲ-V族化合物半導体層上にあらかじめ形成された第1の金属膜と上記第2の基板の上記一方の主面上にあらかじめ形成された第2の金属膜とからなることを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項6】 上記導電性中間層は上記窒化物系Ⅲ-V族化合物半導体層上および上記第2の基板の上記一方の主面上のうちの一方にあらかじめ形成された金属膜からなることを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項7】 上記窒化物系Ⅲ-V族化合物半導体層は(0001)面方位の成長層であり、上記第2の基板は立方晶系の結晶構造を有する場合において、上記窒化物系Ⅲ-V族化合物半導体層の<1-100>方向または<2-1-10>方向と上記第2の基板の<110>方向とがほぼ一致するように上記第1の基板と上記第2の基板とを相互に位置合わせするようにしたことを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項8】 上記窒化物系Ⅲ-V族化合物半導体層の[0001]方向が上記第1の基板の上記一方の主面と平行であり、上記第2の基板は立方晶系の結晶構造

を有する場合において、上記窒化物系Ⅲ-V族化合物半導体層の[0001]方向に垂直な方向、<1-100>方向または<2-1-10>方向と上記第2の基板の<110>方向とがほぼ一致するように上記第1の基板と上記第2の基板とを相互に位置合わせするようにしたことを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項9】 上記窒化物系Ⅲ-V族化合物半導体層に部分的に電流阻止層を形成することにより縦方向の電流狭窄構造を形成するようにしたことを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項10】 上記第1の基板を除去した後、上記窒化物系Ⅲ-V族化合物半導体層上にオーミック性またはショットキ性の電極を形成するようにしたことを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【請求項11】 上記第2の基板上に上記半導体発光素子の制御回路が形成されており、この制御回路を上記導電性中間層を介して上記半導体発光素子に接続するようにしたことを特徴とする請求項1記載の半導体発光素子の光放出端面の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、GaNなどの窒化物系Ⅲ-V族化合物半導体を用いた半導体発光素子の光放出端面の形成方法に関する。

【0002】

【従来の技術】 GaN、AlGaN、GaInNなどの窒化物(ナイトライド)系Ⅲ-V族化合物半導体は、その禁制帯幅が1.8eVから6.2eVに亘っており、赤色から紫外線の発光が可能な発光素子の実現が理論上可能であるため、近年、注目を集めている。

【0003】 この窒化物系Ⅲ-V族化合物半導体により発光ダイオード(LED)や半導体レーザなどを製造する場合には、GaN、AlGaN、GaInNなどを多層に積層し、発光層(活性層)をn型クラッド層およびp型クラッド層によりはさんだ構造を形成する必要がある。

【0004】 さて、半導体レーザを製造する場合には、共振器端面、すなわち光放出端面の形成が必要であり、この端面形成は通常、劈開により行われている。そこで、GaN系半導体レーザにおいても、劈開により端面を形成することが試みられている。

【0005】 一方、GaN系半導体の結晶成長に用いられる一つの主要な基板として、いわゆる6H(0001)面S1C基板があるが、この6H(0001)面S1C基板はその上に成長するGaN系半導体と面内の軸方向が互いに一致し、{2-1-10}面(「A面」と呼ばれる)に沿って劈開される。

【0006】 また、GaN系半導体の結晶成長に用いら

3

れるもう一つの主要な基板としてサファイア基板があるが、このサファイア基板はSiC基板に比べて安価であり、大型のものが市販されている。そして、すでにこのサファイア基板を用いて製造されたGaN系LEDが市販されている。

【0007】産業的見地から見たときには、この安価なサファイア基板を用いてGaN系半導体レーザを実現することの意義は非常に大きい。しかしながら、よく用いられる(0001)面(「C面」と呼ばれる)サファイア基板は、その面内に劈開性の軸を有していないため、このサファイア基板上にレーザ構造を構成するGaN系半導体層を成長させた後に基板を劈開することによっては、良好な光放出端面を形成することはできない。{111-20}面(「A面」と呼ばれる)サファイア基板を用いると劈開しやすいと言われているが、実用的に満足できるものは得られていない。

【0008】そこで、このC面サファイア基板上にGaN系半導体を成長させることにより形成されるGaN系半導体レーザにおいては、C面サファイア基板上にGaN系半導体層を成長させてレーザ構造を形成した後、これらのGaN系半導体層を反応性イオンエッティング(RIE)法により気相エッティングすることにより光放出端面を形成している(例えば、Jpn. J. Appl. Phys. 35(1996) L74)。

【0009】しかしながら、GaN系半導体は非常に固い物質であることから、エッティングに用いられるマスクとのエッティング選択性が4程度と小さく、良好な光放出端面は得られていない。また、その光放出端面に形成される凹凸は光散乱の原因となる程に大きい。

【0010】さらに、サファイア基板は電気的に絶縁性の基板であることから、その上に形成したGaN系半導体レーザはその2端子とも上面から取り出さなければならないため、複雑な製造プロセスを用いなければならない。また、GaN系半導体レーザをいわゆるフェースダウン設置する場合には、GaN系半導体レーザなどをフェースダウン設置する場合に比べて高度な技術を用いなければならない。

【0011】一方、最近、基板の接合技術を利用してGaN層に劈開面からなる端面を形成する試みがなされている(Appl. Phys. Lett. 68(1996) 2147)。この方法によれば、C面サファイア基板上にGaN層を成長させ、このGaN層の表面にInP基板を圧着して750°Cで60分間熱処理を行うことによりそれらを接合し、さらにC面サファイア基板をその裏面側からラッピングして劈開に十分な厚さまで薄くした後、GaN層およびC面サファイア基板を劈開することによりGaN層に劈開面からなる端面を形成している。そして、この文献においては、この方法によりn型GaN層とn型InP層との接合を形成している。しかしながら、このn型GaN/n型InP接合の電流-電圧特性はダイオード特性とな

り、これは、電子がn型InP層側からn型GaN層側に移動するときにポテンシャル障壁があることを示している。

【0012】ところで、半導体レーザにおいては通常、p層が表面側となる。したがって、上述のようなInP基板の接合技術を用いて半導体レーザを製造する場合には、そのInP基板としてp型のものを用いる必要がある。しかしながら、p型InP基板を用いると、非常に大きな問題が生じる。すなわち、GaNとInPとのエネルギー-bandの接続は、現状では明確ではないが、計算によれば、Nの大きな電気陰性度によりGaNの価電子帯は非常に低くなると予想されている(Jpn. J. Appl. Phys. 32(1993) 4413)。また、半導体中のFeのエネルギー準位を基準にした報告もあり(Materials Science and Engineering B29(1995) 61)、それによると、GaNとInPとの価電子帯の頂上のエネルギー差は1.7eVである。これらによれば、GaNとInPとのバンド接続は、図12および図13に示すようになると予想される。ここで、図12はフラットバンドモデルによるGaNとInPとのバンド接続を示し、図13はp型GaNとp型InPとのバンド接続を示す。なお、図12および図13において、E_cは伝導帯の下端のエネルギー、E_vは価電子帯の上端のエネルギー、E_Fはフェルミエネルギーを示す。また、図12において、E_{g1}=3.4eV、E_{g2}=1.34eV、ΔE_c=0.36eV、ΔE_v=1.7eVである。

【0013】図13からわかるように、p型InP側から正孔を注入するときには、1eV以上の高さの正孔に対する障壁ΔEが形成されるため、通電が困難となり、半導体レーザの動作は实际上困難と考えられる。

【0014】

【発明が解決しようとする課題】以上のように、従来は、サファイア基板などの安価な基板を用いて、電極取り出しなどに制約を生じることなく、半導体レーザの光放出端面を劈開により形成する方法はなかった。

【0015】したがって、この発明の目的は、SiC基板などの高価な基板を用いることなく、窒化物系III-V族化合物半導体を用いた半導体発光素子の光放出端面を劈開により形成することができ、しかも、上下両面から電極を取り出すことができ、半導体発光素子の動作にも支障を生じない半導体発光素子の光放出端面の形成方法を提供することにある。

【0016】

【課題を解決するための手段】上記目的を達成するため、この発明は、窒化物系III-V族化合物半導体を用いた半導体発光素子の光放出端面の形成方法において、半導体発光素子を構成する窒化物系III-V族化合物半導体層をその一方の主面上に成長させた第1の基板の窒化物系III-V族化合物半導体層を、導電性中間層を介して、劈開性を有する第2の基板の一方の主面

と接合し、その際第2の基板の劈開容易方向と窒化物系ⅢⅢ-V族化合物半導体層の劈開容易方向とがほぼ一致するように第1の基板と第2の基板とを相互に位置合わせする工程と、第1の基板をその他方の主面側から除去または薄くする工程と、第2の基板を劈開容易方向に沿って劈開することにより窒化物系ⅢⅢ-V族化合物半導体層を劈開して光放出端面を形成する工程とを有することを特徴とするものである。

【0017】この発明において、第1の基板は、その上に窒化物系ⅢⅢ-V族化合物半導体層を成長させることができれば、基本的にはどのようなものを用いてもよい。この第1の基板としては、具体的には、サファイア基板のほか、スピネル基板などが挙げられる。

【0018】この発明において、第2の基板は、典型的には、導電性を有する。この第2の基板としては、例えば、Si、GeまたはⅢ-V族化合物半導体からなる単結晶基板が挙げられる。このⅢⅢ-V族化合物半導体としては、GaP、GaAs、InP、InAs、GaSbなどが挙げられる。

【0019】この発明において、導電性中間層は、好適には金属膜からなり、典型的には多層構造の金属膜からなる。また、この導電性中間層は、例えば、窒化物系ⅢⅢ-V族化合物半導体層上にあらかじめ形成された第1の金属膜と第2の基板の一方の主面上にあらかじめ形成された第2の金属膜とからなる。さらに、この導電性中間層は、場合によっては、窒化物系ⅢⅢ-V族化合物半導体層上および第2の基板の一方の主面上のうちに一方にあらかじめ形成された金属膜からなるものであつてもよい。

【0020】この発明において、窒化物系ⅢⅢ-V族化合物半導体層は、少なくともGaおよびNを含み、場合により、さらにAl、InおよびBからなる群より選ばれた一種以上のⅢ-V族元素および/またはAsおよびPからなる群より選ばれた一種以上のV族元素を含む。この窒化物系ⅢⅢ-V族化合物半導体層の具体例を挙げると、GaN層、AlGaN層、GAIN層、AlGaN層などである。

【0021】この発明において、例えば、窒化物系Ⅲ-V族化合物半導体層は(0001)面方位の成長層であり、第2の基板は立方晶系の結晶構造を有する場合においては、窒化物系ⅢⅢ-V族化合物半導体層の<1-100>方向または<2-1-10>方向と第2の基板の<110>方向とがほぼ一致するように第1の基板と第2の基板とを相互に位置合わせする。また、窒化物系ⅢⅢ-V族化合物半導体層の[0001]方向が第1の基板の一方の主面と平行であり、第2の基板は立方晶系の結晶構造を有する場合において、窒化物系ⅢⅢ-V族化合物半導体層の[0001]方向に垂直な方向、<1-100>方向または<2-1-10>方向と第2の基板の<110>方向とがほぼ一致するように

第1の基板と第2の基板とを相互に位置合わせする。

【0022】この発明においては、典型的には、窒化物系ⅢⅢ-V族化合物半導体層に部分的に電流阻止層を形成することにより縦方向の電流狭窄構造を形成する。この電流狭窄構造としては、半導体レーザにおいて一般的に用いられているものを用いることができ、具体的には、絶縁膜法、イオン注入法、内部狭窄法、埋め込みヘテロ(BH, Buried Hetero)構造法などによる電流狭窄構造を用いることができる。

【0023】この発明においては、例えば、第1の基板を除去した後、窒化物系ⅢⅢ-V族化合物半導体層上にオーミック性またはショットキ性の電極を形成する。

【0024】この発明においては、好適には、第2の基板上に半導体発光素子の制御回路が形成されており、この制御回路を導電性中間層を介して半導体発光素子に接続する。この制御回路は、具体的には、信号処理回路、高周波重畠回路、電源回路、光検出回路などからなる。

【0025】上述のように構成されたこの発明においては、第1の基板上に成長させた窒化物系ⅢⅢ-V族化合物半導体層を劈開性を有する第2の基板と接合し、第1の基板を除去または薄くした後、第2の基板を劈開することにより窒化物系ⅢⅢ-V族化合物半導体層を劈開して光放出端面を形成するようとしているので、第1の基板としてはサファイア基板など、第2の基板としてはGaP基板などを用いることができ、第1の基板および第2の基板とも安価な基板を用いることができる。また、第2の基板として導電性を有するものを用いることにより、電極の取り出しを上下両面から行うことができ、また、フェースダウン設置も容易に行うことができる。

さらに、窒化物系ⅢⅢ-V族化合物半導体層と第2の基板とを導電性中間層、特に金属膜を介して接合していることにより、窒化物系ⅢⅢ-V族化合物半導体層と第2の基板とを直接接合する場合のように、接合面を横切って電子または正孔が移動する際にその移動を妨げるポテンシャル障壁が形成される問題がなく、したがって半導体発光素子の動作に支障が生じない。

【0026】

【発明の実施の形態】以下、この発明の実施形態について図面を参照しながら説明する。図1～図6はこの発明の第1の実施形態によるGaN系半導体レーザの製造方法を示す。この第1の実施形態においては、GaN系半導体の<2-1-10>面を劈開面として共振器端面、すなわち光放出端面を形成する場合について説明する。

【0027】この第1の実施形態においては、まず、図示省略した有機金属化学気相成長(MOCVD)装置の反応炉内にC面サファイア基板を入れた後、反応炉内にキャリアガスとして例えばH₂を流し、例えば1050℃で10分間熱処理を行うことにより、このC面サファイア基板の表面清浄化処理を行う。このC面サファイア基板の厚さは例えば約350μmである。

【0028】次に、基板温度を例えば530°Cに下げた後、反応炉内にN原料としてのアンモニア(NH₃)およびGa原料としてのトリメチルガリウム(TMGA、Ga(CH₃)₃)を供給し、表面が清浄化されたC面サファイア基板上にアンドープのGaNバッファ層(図示せず)を成長させる。このGaNバッファ層の厚さは例えば25nmである。

【0029】次に、図1に示すように、このGaNバッファ層上に、MOCVD法により、n型GaNコンタクト層2、n型AlGaNクラッド層3、アンドープのGaN活性層4、p型AlGaNクラッド層5およびp型GaNコンタクト層6を順次成長させ、レーザ構造を形成する。具体的には、まず、反応炉内へのTMGAの供給を停止し、NH₃の供給はそのまま続けながら、成長温度を例えば1000°Cまで上昇させた後、反応炉内にTMGAおよびn型ドーパントとしてのシラン(SiH₄)を供給してn型GaNコンタクト層2を成長させる。次に、反応炉内にトリメチルアルミニウム(TMAI、Al(CH₃)₃)を供給してn型AlGaNクラッド層3を成長させる。次に、反応炉内へのTMAIおよびSiH₄の供給を停止し、TMGAおよびNH₃の供給はそのまま続けながら、GaN活性層4を成長させる。次に、反応炉内にTMAIおよびp型ドーパントとしてのシクロペンタジエニルマグネシウム(Cp₂Mg)を供給してp型AlGaNクラッド層5を成長させる。次に、反応炉内へのTMAIの供給を停止してp型GaNコンタクト層6を成長させる。

【0030】なお、各層の厚さの一例を挙げると、n型GaNコンタクト層2は3μm、n型AlGaNクラッド層3およびp型AlGaNクラッド層5は0.5μm、GaN活性層4は0.05μm、p型GaNコンタクト層6は1μmである。また、n型AlGaNクラッド層3およびp型AlGaNクラッド層5のAl組成比は例えば0.2である。さらに、n型GaNコンタクト層2およびn型AlGaNクラッド層3のキャリア濃度は例えば $3 \times 10^{18} \text{ cm}^{-3}$ 、p型AlGaNクラッド層5およびp型GaNコンタクト層6のキャリア濃度は例えば $5 \times 10^{17} \text{ cm}^{-3}$ である。

【0031】ここで、C面サファイア基板とその上に成長したGaN系半導体層との間の結晶方位の関係を明らかにしておく。その結晶方位関係を図7に示す。

【0032】図7において、C面サファイア基板のオリエンテーションフラット(OF)の方向は[11-20]方向(「A方向」と呼ばれる)であり、このA方向に垂直な(11-20)面はA面と呼ばれる。このC面サファイア基板上のGaN系半導体層の結晶軸はC面サファイア基板の結晶軸に対して30°回転している。したがって、C面サファイア基板のA方向は、このC面サファイア基板上のGaN系半導体層にとっては[-1100]方向(「M方向」と呼ばれる)であり、このM方

向に垂直な(-1100)面はM面と呼ばれる。

【0033】種々の実験の結果、GaN系半導体の劈開容易面は(0001)面(C面)および{2-1-10}(A面)であり、次に劈開容易な面は{-1100}(M面)であることがわかった(図8参照)。図7に、C面サファイア基板上に成長したGaN系半導体層のクラック線の方向を示した。この場合、劈開を行うときには、C面サファイア基板にまずクラックが入り、次にそのクラック方向に沿ってGaN系半導体層が割れる。したがって、GaN系半導体層のM面またはA面に一致するよう、第2の基板の劈開面を合わせることが必要となる。

【0034】さて、上述のようにしてp型GaNコンタクト層6まで成長させた後、図1に示すように、p型GaNコンタクト層6上にNi/Au膜7を真空蒸着法などにより形成し、p型GaNコンタクト層6にオーミック接触させる。ここで、このNi/Au膜7におけるNi膜およびAu膜の厚さは例えばそれぞれ10nmおよび50nmである。

【0035】一方、図9に示すような(100)面方位のp型GaP基板8を別に用意し、このp型GaP基板8上に、図2に示すように、Ni/Au/In膜9を真空蒸着法などにより形成する。このNi/Au/In膜9におけるNi膜、Au膜およびIn膜の厚さは、例えばそれぞれ10nm、50nmおよび100nmである。このNi/Au/In膜9のうちNi膜およびAu膜はp型GaP基板8とのオーミック接触をとるためのものであり、最上層のIn膜はp型GaNコンタクト層6上に形成されたNi/Au膜7との融着のためのものである。なお、p型GaP基板8の厚さは例えば300μmである。

【0036】次に、p型GaP基板8のNi/Au/In膜9側を、C面サファイア基板1のNi/Au膜7側に、p型GaP基板8の劈開容易方向(<110>方向)の一つである[0-1-1]方向とGaN系半導体層の[-1100]方向とが一致するように位置合わせして重ね合わせる。この位置合わせは具体的には次のように行う。すなわち、図9に示すように、p型GaP基板8のオリエンテーションフラットは[0-1-1]方向である。したがって、C面サファイア基板1のオリエンテーションフラットとp型GaP基板8のオリエンテーションフラットとが一致するようにこれらのC面サファイア基板1およびp型GaP基板8を重ね合わせることにより、p型GaP基板8の劈開容易方向である<0-1-1>方向とGaN系半導体層の<-1100>方向とを容易に一致させることができる。ここで、この位置合わせの精度は通常は±5°以内にできる。

【0037】次に、p型GaP基板8とC面サファイア基板1とを圧着した状態で、例えばN₂ガス雰囲気中に

40
30
20
10
50

おいて300～400°Cの温度で1分間熱処理を行う。これによって、図2に示すように、C面サファイア基板1上のN_i/Au膜7とp型GaN基板8上のN_i/Au/In膜9とが融着し、C面サファイア基板1とp型GaN基板8とが接合される。

【0038】次に、図示省略したラッピング装置により、C面サファイア基板1をその裏面側からラッピングすることにより例えば50μmの厚さまで薄くする。次に、必要に応じてp型GaN基板8の表面を例えばCVD法により形成されたSiO₂膜などの保護膜（図示せず）により覆った後、例えば100°Cのリン酸水溶液を用いてC面サファイア基板1をエッチングする。このとき、このC面サファイア基板1のみがエッチング除去され、GaN系半導体層およびp型GaN基板8はエッチングされない。これによって、図3に示すように、C面サファイア基板1が完全に除去される。

【0039】次に、図4に示すように、C面サファイア基板1をエッチング除去することにより露出したn型GaNコンタクト層2の表面にn側電極10を形成する。具体的には、このn側電極10は、例えば厚さが10nmのTi膜、厚さが10nmのAl膜および例えば厚さが200nmのAu膜を順次蒸着することによりTi/AI/Au膜を形成した後、N₂ガス雰囲気中において600°Cで1分間熱処理を行うことにより形成する。一方、p型GaN基板8の裏面にはp側電極11を形成し、オーミック接触させる。このp側電極11としては、例えばTi/Pt/Au膜を用いる。

【0040】次に、図5に示すように、p型GaN基板8のオリエンテーションフラットに平行に劈開されるよう、n側電極10およびn型GaNコンタクト層2の一部に例えばダイアモンドペンなどによりけがき傷1・2を入れる。次に、n側電極10側を下にして、けがき傷1・2を入れたところの直上のp側電極11に、オリエンテーションフラットに垂直にナイフを当て、p型GaN基板8をバー状に劈開する。このとき、このp型GaN基板8の劈開に伴い、GaN系半導体層も劈開される。このようにして、共振器端面、すなわち光放出端面が形成される。この後、このバーを所定間隔でダイシングすることによりチップ化し、レーザチップを形成する。以上により、図6に示すように、ダブルヘテロ構造のGaN系半導体レーザが製造される。

【0041】以上のように、この第1の実施形態によれば、C面サファイア基板1上にレーザ構造を形成するGaN系半導体層を成長させ、その最上層のp型GaNコンタクト層6とp型GaN基板8とをN_i/Au膜7およびN_i/Au/In膜9を介して接合し、その際、p型GaN基板8の劈開容易方向とC面サファイア基板1上のGaN系半導体層の劈開容易方向とが一致するようにし、さらにC面サファイア基板1をその裏面側からラッピングおよびエッチングすることにより除去した後、

p型GaN基板8をその劈開容易方向に沿って劈開することによりGaN系半導体層を劈開して共振器端面、すなわち光放出端面を形成している。このため、SiC基板のような高価な基板を用いることなく、GaN系半導体レーザを低成本で製造することができる。また、電極の取り出しを上下両面から行うことができるため、プロセスが簡単であり、また、フェースダウン設置も容易に行うことができる。さらに、p型GaNコンタクト層6とp型GaN基板8とは、多層金属膜であるN_i/Au膜7およびN_i/Au/In膜8を介して接合されているので、その接合面にp型GaNコンタクト層6とp型GaN基板8との間での電子または正孔の移動を妨げるポテンシャル障壁が存在せず、半導体レーザを支障なく動作させることができる。

【0042】次に、この発明の第2の実施形態について説明する。この第2の実施形態においては、この発明をSCH(Separate Confinement Heterostructure)構造のGaN系半導体レーザの製造に適用した場合について説明する。

【0043】この第2の実施形態においては、図10に示すように、第1の実施形態と同様な方法により、C面サファイア基板21上にn型GaNバッファ層22を成長させた後、このn型GaNバッファ層22上に、n型GaNコンタクト層23、n型AlGaNクラッド層24、n型GaN光導波層25、活性層26、p型GaN光導波層27、p型AlGaNクラッド層28およびp型GaNコンタクト層29を順次成長させる。ここで、各層の厚さの例を挙げると、n型GaNバッファ層22は25nm、n型GaNコンタクト層23は3μm、n型AlGaNクラッド層24は0.5μm、n型GaN光導波層25は0.1μm、p型GaN光導波層27は0.1μm、p型AlGaNクラッド層28は0.5μm、p型GaNコンタクト層29は1μmである。また、活性層26は例えば厚さが2nmのGa_{0.8}In_{0.2}N層と厚さが4nmのGa_{0.95}In_{0.05}N層とを交互に10周期積層した多重量子井戸構造を有する。

【0044】次に、図10および図11に示すように、第1の実施形態と同様に、p型GaNコンタクト層29上へのN_i/Au膜30の形成、N_i/Au膜30およびN_i/Au/In膜32を介してのp型GaNコンタクト層29と(100)面方位のp型GaN基板31との接合、C面サファイア基板21の除去などのプロセスを経て、p型GaN基板31上に、N_i/Au膜30およびN_i/Au/In膜32を介して、p型GaNコンタクト層29、p型AlGaNクラッド層28、p型GaN光導波層27、活性層26、n型GaN光導波層25、n型AlGaNクラッド層24およびn型GaNコンタクト層23が順次積層された構造を形成する。図示は省略するが、この場合、p型GaN基板31上には、信号処理回路、高周波重畠回路、電源回路、光検出回路

などからなる半導体レーザの制御回路が形成されている。この制御回路は、 Ni/Au 膜30および $Ni/Au/In$ 膜32を介して、 GaN 系半導体レーザに接続されている。

【0045】次に、n型 GaN コンタクト層23上に例えればCVD法により例えれば厚さが0.5μmの SiO_2 膜(図示せず)を形成した後、この SiO_2 膜上にリソグラフィーにより例えれば厚さが3.5μmで幅が10μmのストライプ形状のレジストパターン(図示せず)を例えれば400μmのピッチで形成し、このレジストパターンをマスクとして SiO_2 膜をフッ酸系のエッチャング液を用いてウエットエッチャングすることによりパターニングする。次に、このようにして形成されるストライプ形状の SiO_2 膜およびその上のレジストパターンをマスクとして例えればHeを例えればエネルギー250keV、ドーズ量 $1 \times 10^{15} \text{ cm}^{-2}$ の条件でイオン注入する。このときのHeのピーク濃度の深さは約2.5μmとなるから、n型 GaN コンタクト層23およびn型AlGaNクラッド層24の一部にHeがイオン注入され、高抵抗化される。この高抵抗化された領域が電流狭窄層33となる。

【0046】次に、フッ酸を用いたウエットエッチャングにより、エッチャングマスクとして用いられた SiO_2 膜をエッチャング除去し、同時にその上のレジストパターンもリフトオフにより除去する。次に、n型 GaN コンタクト層23および電流狭窄層33上にn側電極34を形成するとともに、p型 GaP 基板31の裏面にp側電極35を形成する。次に、第1の実施形態と同様にして、n側電極34側の表面にけがき傷(図示せず)を入れた後、このけがき傷に沿ってp型 GaP 基板31および GaN 系半導体層をバース状に劈開することにより、共振器端面、すなわち光放出端面を形成する。この後、このバーを例えれば400μm間隔にダイシングすることによりチップ化し、レーザチップを形成する。以上のようにして、目的とするSCH構造の GaN 系半導体レーザが製造される。

【0047】この第2の実施形態によれば、第1の実施形態と同様な種々の利点を得ることができるほか、次のような利点をも得ることができる。すなわち、 GaN 系半導体レーザにおいてはこれまで考えられなかったn層側での電流狭窄が可能となったため、p側電極35を全面電極とことができ、したがってp側電極35のコンタクト抵抗の大幅な低減を図ることができる。また、半導体レーザの制御回路があらかじめ形成されたp型 GaP 基板31を用いていることから、制御回路がオンチップで形成された GaN 系半導体レーザを実現することができる。

【0048】以上、この発明の実施形態について具体的に説明したが、この発明は、上述の実施形態に限定されるものではなく、この発明の技術的思想に基づく各種の

変形が可能である。

【0049】例えば、上述の第1および第2の実施形態において挙げた数値、材料、成長用原料ガスなどはあくまでも例に過ぎず、必要に応じてこれと異なる数値、材料、成長用原料ガスなどを用いてよい。具体的には、上述の第1の実施形態および第2の実施形態においては、p型 GaN コンタクト層6上に形成された Ni/Au 膜7とp型 GaP 基板8上に形成された $Ni/Au/In$ 膜9との融着によりp型 GaN コンタクト層6とp型 GaP 基板8とを接合しているが、例えれば、 $Ni/Au/In$ 膜9の代わりに Ni/Au 膜を用いてよい。この場合、 $Ni/Au/In$ 膜9を用いた場合に比べ、融着しやすさは低くなるが、例えれば300～400°Cで1時間程度熱処理を行うことにより融着を行うことができ、p型 GaN コンタクト層6とp型 GaP 基板8とを接合することが可能である。また、第1の実施形態および第2の実施形態においては、C面サファイア基板1、21を用いているが、これと異なる面方位のサファイア基板を用いてよい。

【0050】また、上述の第2の実施形態においては、n型 GaN コンタクト層23およびn型AlGaNクラッド層24にHeをイオン注入することにより電流狭窄層33を形成しているが、例えれば、図10に示す状態で、p型 GaN コンタクト層29およびp型AlGaNクラッド層28にHeをイオン注入することによりこれらの層中に電流狭窄層を形成してもよい。この場合、p型 GaN コンタクト層29の厚さが1μmであることを考慮し、Heのイオン注入のエネルギーを例えれば150keVとする。このときのピーク濃度深さは約1μmとなる。

【0051】また、上述の第2の実施形態においては、イオン注入により電流狭窄層33を形成しているが、この電流狭窄層33は、例えれば、この電流狭窄層33に相当する部分のn型 GaN コンタクト層23およびp型AlGaNクラッド層24をエッチャング除去した後、この部分を絶縁膜により埋め込むことにより形成してもよい。さらには、電流狭窄構造は、内部狭窄型や埋め込みヘテロ構造型とすることも可能である。

【0052】また、上述の第1および第2の実施形態においては、C面サファイア基板1、21を完全に除去した後に劈開を行っているが、C面サファイア基板1、21を劈開可能な厚さだけ残した状態で劈開を行うことにより共振器端面を形成するようにしてもよい。

【0053】

【発明の効果】以上説明したように、この発明によれば、第1の基板の一方の主面上に成長させた窒化物系II-V族化合物半導体層と劈開性を有する第2の基板とを金属膜などの導電性中間層を介して接合し、その際第2の基板の劈開容易方向と窒化物系II-V族化合物半導体層の劈開容易方向とがほぼ一致するように第1

の基板と第2の基板とを相互に位置合わせし、次に第1の基板をその他方の正面側から除去または薄くした後、第2の基板をその劈開容易方向に沿って劈開することにより窒化物系Ⅲ-V族化合物半導体層を劈開して光放出端面を形成するようにしているので、SiC基板などの高価な基板を用いることなく、窒化物系Ⅲ-V族化合物半導体を用いた半導体発光素子の光放出端面を劈開により形成することができ、しかも、上下両面から電極を取り出すことができ、半導体発光素子の動作にも支障を生じない。

【図面の簡単な説明】

【図1】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図2】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図3】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図4】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図5】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図6】この発明の第1の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

10

【図7】C面サファイア基板とその上に成長したGaN系半導体層との結晶方位の関係を示す略線図である。

【図8】GaN系半導体の劈開容易面を示す略線図である。

【図9】この発明の第1の実施形態において用いられる(100)面方位のp型GaN基板を示す略線図である。

【図10】この発明の第2の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。

【図11】この発明の第2の実施形態によるGaN系半導体レーザの製造方法を説明するための斜視図である。

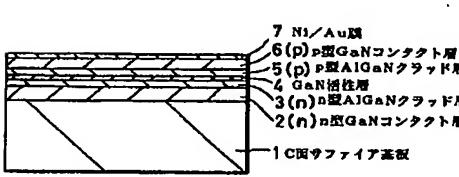
【図12】GaN/InP接合のエネルギーバンド図である。

【図13】p型GaN/p型InP接合のエネルギーバンド図である。

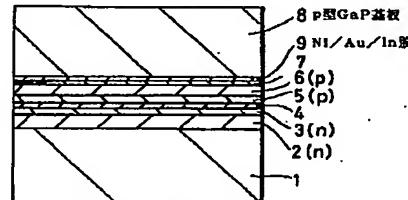
【符号の説明】

1…C面サファイア基板、2…n型GaNコンタクト層、7…Ni/Au膜、6(p)…p型GaNコンタクト層、5(p)…p型AlGaNクラッド層、4…GaN活性層、3(n)…n型AlGaNクラッド層、2(n)…n型GaNコンタクト層、8…p型GaN基板、9…Ni/Au/In膜、12…けがき傷、21…C面サファイア基板、23…n型GaNコンタクト層、30…Ni/Au膜、31…p型GaN基板、32…n型GaNコンタクト層、33…電流狭窄層

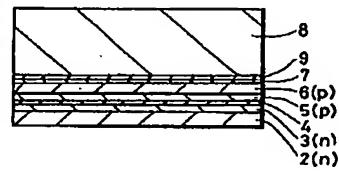
【図1】



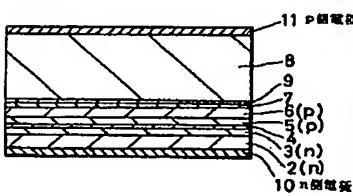
【図2】



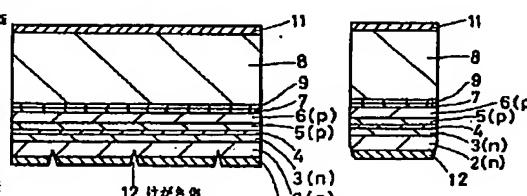
【図3】



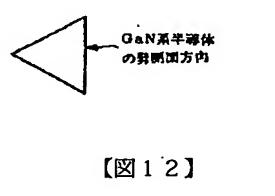
【図4】



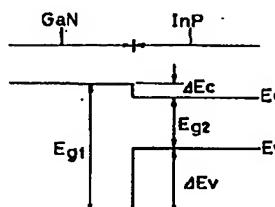
【図5】



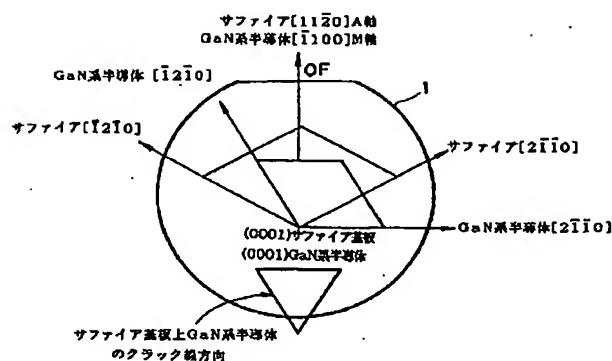
【図6】



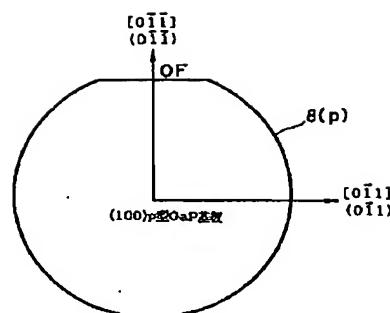
【図12】



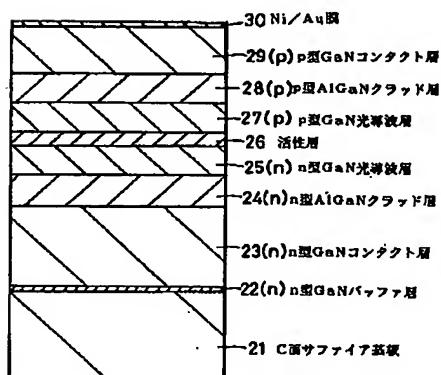
【図7】



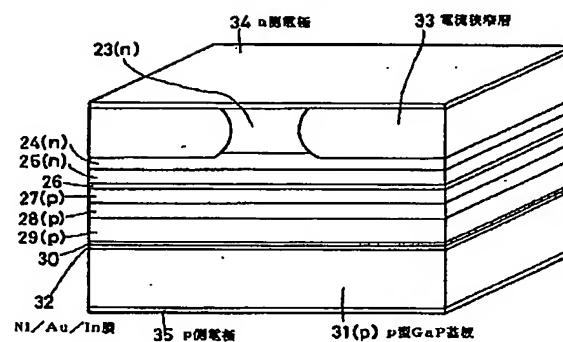
【図9】



【図10】



【図11】



【図13】

